



こんにちは。このプレゼンテーションでは、DMA 転送のハードウェアビューとソフトウェアビューについて説明します。

DMA リクエスト転送

- DMA 転送を開始するリクエスト:
 - DMA モードで設定されたペリフェラルからのハードウェアリクエスト(ペリフェラルデータレジスタとメモリとの間の転送の場合)
 - メモリから制御レジスタを更新するための、ペリフェラルからのハードウェアリクエスト
 - メモリに制御レジスタを読み出すための、ペリフェラルからのハードウェアリクエスト
 - メモリマップド(メモリマップされた)アドレスから別のメモリマップドアドレスにデータ転送するための、通常は CPU からのソフトウェアリクエスト



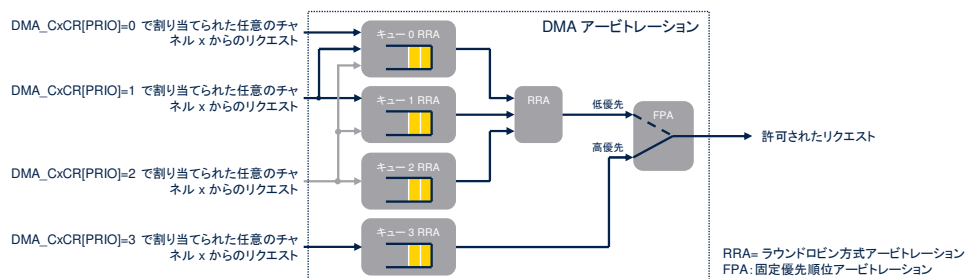
DMA 転送を開始するには、リクエストが必要です。
このリクエストは、ハードウェアイベントによって発生することがあります。

- データの転送準備ができたことを示すペリフェラルから
- 制御レジスタの更新が必要であることを示すペリフェラルから
- ステータスレジスタの読出しが必要であることを示すペリフェラルから

ソフトウェアリクエストによって DMA 転送を開始することもできます。
これは通常、メモリマップドアドレス範囲から別のメモリマップドアドレス範囲にデータを転送するために、CPU が DMA コントローラの制御レジスタに書き込むことによって発生します。

DMA リクエストアービトレーション(調停)

- DMA アービトレーションとバンド幅の保証条件:
 - 優先順位が同じリクエスト間で、最大帯域幅が同じであること
 - 時間的制約のあるリクエストに対して予約された帯域幅があること(最高優先順位 3 の場合など)
 - 優先順位が低い異なるリクエスト間の残りの加重バンド幅(それぞれ最低優先順位 0 V.S. 優先順位 1 V.S. 優先順位 2)
 - さまざまな重みは、プログラムされたチャネルの優先順位からの単調な結果



3

DMA コントローラはプログラム可能なアービトレーションロジックを実装しています。これにより、ユーザは次のルールに従って、チャネルバンド幅と遅延要件を調整できます。

リクエストの優先順位は、0 から 3 の間でプログラム可能です。同じ優先順位のリクエストは、ラウンドロビン方式アービトレーション構成で処理されます。

時間的制約のあるリクエストには、優先順位 0 から 2 よりも高い固定優先順位構成で処理される、優先順位 3 を割り当てる必要があります。

残りのバンド幅は、これらの時間的制約のないチャネルに加重ラウンドロビン割当てを実装することで、優先順位 0 から 2 のリクエストによって共有されます。

さまざまな重みは、プログラムされたチャネルの優先順位からの単調な結果です。キュー 0 の重みが一番低くなります。

LPDMA シングル

プログラムされた LPDMA 転送元/転送先シングル	SDW_LOG2[1:0]、DDW_LOG2[1:0]	データ幅(バイト)	SINC/DINC	アドレッシングモード	SAR/DAR の次のシングル・アドレス	アドレスの整列
固定バイトのシングル	00	1	0	固定	+0	1
固定ハーフワードのシングル	01	2				2
固定ワードのシングル	10	4				4
インクリメントバイトのシングル	00	1	1	インクリメント	+1	1
インクリメントハーフワードのシングル	01	2				2
インクリメントワードのシングル	10	4				4
設定禁止	11	USEF を生成し、シングルを発行しない				



4

このスライドと次の 2 つのスライドでは、低電力 DMA のソフトウェア設定とハードウェアトランザクションの関係を明らかにします。

最下位レベルのプログラム転送は、LPDMA シングルと呼ばれます。

LPDMA シングルのデータ幅は、LPDMA_CxTR1 レジスタの SDW_LOG2 および DDW_LOG2 フィールドの 2 つの LSb で定義されているように、1、2、または 4 バイトです。これらのフィールドにバイナリ値 11 をプログラムすると、ユーザ設定エラーフラグがセットされます。

幅は、転送元および転送先への転送で個別にプログラムされることに注意してください。

LPDMA シングルの各データ後のアドレッシングモードは、PDMA_CxTR1 レジスタの SINC および DINC ビットで定義される、固定アドレッシングまたは連続データによるインクリメントアドレッシングのいずれかです。

LPDMA 転送元および転送先シングルの開始アドレスおよび次のアドレスは、それぞれのデータ幅にそろえる必要があります。

LPDMA データ処理

バイトベースのパディング/切り捨て、符号拡張、および左捨て/右捨て

SDW_LOG2 [1:0]	転送元データ	転送元データストリーム	DDW_LOG2 [1:0]	転送先データ	PAM[0]	転送元データストリーム
00	バイト	$B_7, B_6, B_5, B_4, B_3, B_2, B_1, B_0$	00	バイト	xx	$B_7, B_6, B_5, B_4, B_3, B_2, B_1, B_0$
			01	ハーフワード	0(右捨て、ゼロビットパディング) 1(右捨て、符号ビット拡張)	$0B_3, 0B_2, 0B_1, 0B_0$ SB_3, SB_2, SB_1, SB_0
			10	ワード	0(右捨て、ゼロビットパディング) 1(右捨て、符号ビット拡張)	$000B_1, 000B_0$ $SSSB_1, SSSB_0$
01	ハーフワード	$B_7, B_6, B_5, B_4, B_3, B_2, B_1, B_0$	00	バイト	0(右捨て、左切り捨て) 1(左捨て、右切り捨て)	B_6, B_4, B_2, B_0 B_7, B_5, B_3, B_1
			01	ハーフワード	xx	$B_7, B_6, B_5, B_4, B_3, B_2, B_1, B_0$
			10	ワード	0(右捨て、ゼロビットパディング) 1(右捨て、符号ビット拡張)	$00B_3, B_2, 00B_1, B_0$ SSB_3, B_2, SSB_1, B_0
10	ワード	$B_7, B_6, B_5, B_4, B_3, B_2, B_1, B_0$	00	バイト	0(右捨て、左切り捨て) 1(左捨て、右切り捨て)	B_1, B_0, B_4, B_0 $B_1, B_0, B_1, B_0, B_7, B_3$
			01	ハーフワード	0(右捨て、左切り捨て) 1(左捨て、右切り捨て)	B_5, B_4, B_1, B_0 B_7, B_6, B_3, B_2
			10	ワード	xx	$B_7, B_6, B_5, B_4, B_3, B_2, B_1, B_0$



5

ユーザは、転送元から転送先へ転送されたデータ間のデータ処理について設定できます。

この表は、転送元から転送先の間で実行可能なすべてのデータ処理について示しています。

転送先のデータ幅が転送元のデータ幅と同じである場合、転送元データはそのままコピーされ、転送先に転送されます。

そうでない場合は、パディングと配置モードの制御ビットに依存します。

– 転送先データ幅が転送元データ幅より大きい場合、転送元データを右捨てして0でパディングするか、転送先データ幅まで符号拡張できます。

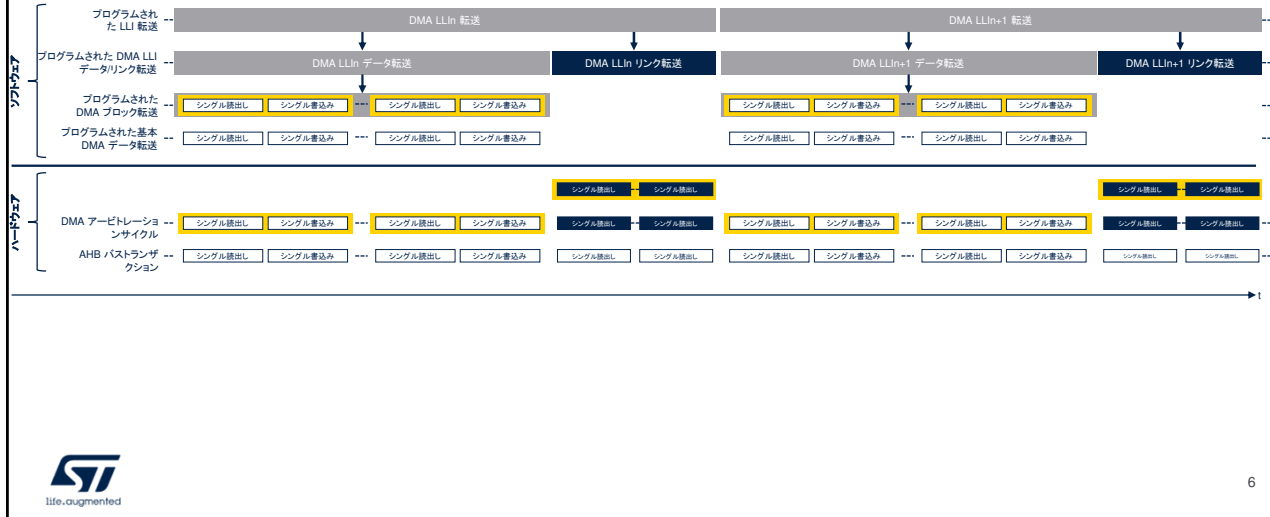
– 転送先のデータ幅が転送元のデータ幅より小さい場合、転送元データを右捨てして転送先のデータ幅に合わせて左に切り捨てるか、左捨てして転送先のデータ幅に合わせて右に切り捨てることができます。

転送先への転送が生成される前に、転送元から転送された2つの異なるデータの間でのデータ操作はありません。

この表では、データストリームの時間順序は、従来最下位インデックス B0 の転送データの最初のバイトで並べられます。

LPDMA 転送

ハードウェアビューとソフトウェアビュー



このタイミング図は、チャンネルのソフトウェア設定と AHB マスタポートで生成されるトランザクションの関係を示しています。最初に LLI 番号 n 、次に LLI 番号 $n+1$ の、2 つの連続したリンクリストアイテム (Linked-List Item) または LLI が表されます。LLI 転送には、データ転送とリンク転送が含まれます。LPDMA は、シングル転送の動作モードであるダイレクトモードをサポートします。LPDMA は FIFO をサポートしていないため、データ転送ではシングルデータ読出し後、直ちにシングルデータ書込みが行われます。シングル読出しとそれに続く書込みデータ転送は、それぞれ AHB マスタポートで転送される前に、アービトレーションサイクルが必要です。データ転送はブロック転送で、つまり、一連の読出しとそれに続くシングル転送書込みです。リンク転送はシングルデータ読出しで構成され、それぞれアービトレーションサイクルと AHB マスタポートでの転送が必要です。リンク転送では、メモリ内の構造から読み出された値でチャンネル制御レジスタを更新します。

GPDMA バースト

- FIFO モードでは、一般に、データ転送は 2 つのスケジュールされたバースト転送で構成
 - SAP 割当てマスタポートを介した、転送元から FIFO への読出しバースト
 - FIFO から DAP を介した転送先 (通常は他のマスタポート) への書込みバースト
- ASAP FIFO スケジューリング:
 - 転送元バースト: FIFO が 1 つの新しいプログラムされた転送元バーストを取得する準備ができたとき (バーストサイズ \leq FIFO サイズの半分)
 - 転送先バースト: FIFO が新しいプログラムされた転送先バーストを 1 つプッシュする準備ができたとき
- 準備ができた FIFO ベース転送のバーストリクエストは、他のアクティブな同時リクエスト / チャンネルに対してアービトレーションが実行



7

このスライドと次の 6 つのスライドでは、汎用 DMA のソフトウェア設定とハードウェアトランザクションの関係を明らかにします。

GPDMA は、シングル転送の動作モードである FIFO モードをサポートします。

最下位レベルのプログラム転送は、GPDMA バーストと呼ばれます。

GPDMA バーストは、転送元から受信したデータのバースト、または転送先に送信されたデータのバーストです。

GPDMA には 2 つの AHB マスタポートがあるため、転送元と転送先のバーストを同時に実行できます。

リクエストされた FIFO への転送元バースト転送は、FIFO がいつ転送元から新しいバーストを取得する準備ができるかによって、割り当てられたポートを介してできるだけ早くスケジュールすることができます。

リクエストされた FIFO への転送先バースト転送は、FIFO がいつ転送先に新しいバーストをプッシュする準備ができるかによって、割り当てられたポートを介してできるだけ早くスケジュールすることができます。

これらの準備ができた FIFO ベースの転送元および転送先への転送は、チャンネルの優先順位に基づいて、他のリクエストされたアクティブなチャンネルに対して内部でアービトレーションされます。

GPDMA バースト

SDW_LOG2[1:0], DDW_LOG2 [1:0]	データ幅 (バイト)	SINC/DINC	SBL_1[5:0], DBL_1 [5:0]	バースト長 (データ/ビート)	次のデータ/ ビートアドレス	次のバース トアドレス	バーストアドレ スの整列		
00	1	0(固定)	n = 0 ~ 63	n+1	+0	+0	1		
01	2						2		
10	4						4		
00	1	1(連続インクリ メント)			n+1	+1	+(n+1)	1	
01	2							+2*(n+1)	2
10	4							+4*(n+1)	4
11	USEF を生成し、シングルを発行しない								



8

この表は、GPDMA バーストの主な特性を示しています。

転送元および転送先バーストは、GPDMA_CxTR1 レジスタの SBL_1 および DBL_1 フィールドでそれぞれ定義されたバースト長、および SDW_LOG2 および DDW_LOG2 フィールドでそれぞれ定義されたデータ幅でプログラムされます。

SDW_LOG2 または DDW_LOG2 にバイナリ値 11 をプログラミングすると、ユーザ設定エラーが発生します。

GPDMA バーストの各データ(ビート)後のアドレッシングモードは、転送元および転送先の SINC および DINC でそれぞれ定義される、固定アドレッシングまたは連続データによるインクリメントアドレッシングのいずれかです。

GPDMA 転送元/転送先バーストの開始アドレスおよび次のアドレスは、それぞれのデータ幅にそろえる必要があります。

転送元または転送先アドレスのインクリメントモードが選択された場合、アドレスはバーストの終了時に自動的に更新されます。このとき、バーストサイズはバイト単位で、バースト長 + 1 にデータ幅を乗算した値と同じです。

バースト長が 1 の場合、バーストはシングルと呼ばれます。

GPDMA バースト

- プログラムされたバーストは、ハードウェアに実装可能：
 - そのまま(マスタポートで同じ AHB バーストランザクション)、または
 - 以下に起因すると思われる、より短い長さの一連のバースト、および/またはシングル：
 - バーストサイズ > FIFO サイズの半分
 - バーストサイズが FIFO サイズの LOG2 の約数ではない
 - (ソース)ブロックサイズが転送元データ幅の倍数ではない
 - AHB 制約
 - 1 KB のアドレス境界 crossing
 - 4、8、および 16 ビートのインクリメントバーストのいずれか
- どの場合でも：
 - データ/アドレッシングの整合性をユーザ制約なしで保証
 - ハードウェアは、プログラムされたバーストに従って最大許容バーストサイズを実装することにより、性能を最大化する



9

プログラムされた転送元および転送先 GPDMA バーストは、次の条件のいずれかが満たされない場合、そのままの状態の AHB バーストとして実装されます。チャンネルの FIFO サイズの半分が、プログラムされた転送元または転送先のバーストサイズより小さい場合、プログラムされた転送元または転送先の GPDMA バーストには、より小さいサイズの一連のシングルまたはバーストが実装されます。各転送は、FIFO サイズの半分以下のサイズです。転送元ブロックサイズが転送元バーストサイズの倍数ではなく、転送元バーストのデータ幅の倍数である場合、GPDMA では、転送元ブロックサイズを正確に転送するために、バーストをシングルまたはより短い長さのバーストに変更し、短くします。転送元または転送先へのバースト転送が AHB 転送時に 1 KB のアドレス境界を跨ぐ場合、GPDMA では、プログラムされたバーストをシングルまたはより短い長さのバーストに変更して短くし、AHB プロトコルに準拠するようにします。転送元または転送先へのバースト長が AHB 転送時に 16 を超える場合、GPDMA では、プログラムされたバーストをシングルまたはより短い長さのバーストに変更して短くし、AHB プロトコルに準拠するようにします。どの場合でも、GPDMA は、転送元と転送先のデータおよびアドレスの整合性をユーザ制約なしで保証します。

GPDMA データ処理

バイトベースの順序変更、パック/アンパック、パディング/切り捨て、符号拡張、および左捨て/右捨て

SDW_LOG2 [1:0]	転送元データ	転送元データストリーム	SBX	DDW_LOG2 [1:0]	転送先データ	PAM [1:0]	DBX	DHX	転送元データストリーム			
00	バイト	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀	x	00	バイト	xx	x	x	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀			
						00 (右捨て、ゼロビットパディング)	0		0B ₇ 0B ₆ 0B ₅ 0B ₄			
						00 (右捨て、符号ビット拡張)	1		B ₇ 0 B ₆ 0 B ₅ 0 B ₄ 0			
						1x (PACK)	0		SB ₇ SB ₆ SB ₅ SB ₄			
						1x (PACK)	1		B ₇ S B ₆ S B ₅ S B ₄ S			
						1x (PACK)	0		B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀			
				01	ハーフワード	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀	x	01	ハーフワード	00 (右捨て、ゼロビットパディング)	0	000B ₇ 000B ₆
										00 (右捨て、ゼロビットパディング)	1	00B ₇ 000B ₆ 0
										00 (右捨て、ゼロビットパディング)	0	0B ₇ 000B ₆ 00
										00 (右捨て、ゼロビットパディング)	1	B ₇ 000 B ₆ 000
										01 (右捨て、符号ビット拡張)	0	SSSB ₇ SSSB ₆
										01 (右捨て、符号ビット拡張)	1	SSB ₇ SSSSB ₆
10	ワード	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀	x	10	ワード	01 (右捨て、符号ビット拡張)	0	SB ₇ SS ₆ SB ₅ SS				
						01 (右捨て、符号ビット拡張)	1	B ₇ SSS B ₆ SSS				
						1x (PACK)	0	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀				
						1x (PACK)	1	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀				
						1x (PACK)	0	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀				
						1x (PACK)	1	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀				



この表は、転送元データ幅がバイトの場合に、転送元から転送先の間で実行可能なデータ処理について示しています。

プログラムされたバーストの転送元/転送先のデータ幅は、SDW_LOG2 および DDW_LOG2 フィールドに従って、バイト、ハーフワード、またはワードです。

ユーザは、転送元から転送先へ転送されたデータ間のデータ処理について設定できます。

実行可能なデータ処理:

1. バイトベースの転送元の順序変更
2. パディング/配置モード制御フィールドに応じて、転送先データ幅が転送元データ幅と異なる場合の、パック、アンパック、パディング、または切り捨てによるデータ幅変換
3. バイトベースの転送先の順序変更

転送先データ幅が転送元データ幅より大きい場合、転送元データを右捨てして 0 でパディングするか、転送先データ幅まで符号拡張するか、FIFO キューに入れて転送先データ幅までパックします。

転送先のデータ幅が転送元のデータ幅より小さい場合、転送元データを右捨てして転送先のデータ幅に合わせて左に切り捨てるか、FIFO キューに入れてアンパックし、転送先データ幅に合わせて転送します。

DBX = 1 で、転送先データ幅が 1 バイトでない場合、2 つのバイトは整列されたポスト PAM ハーフワード内で交換されます。

たとえば、バイト 7、バイト 6 のハーフワードはバイト 6、バイト 7 のハーフワードになります。

DHX = 1 で、転送先データ幅が 1 バイトでもハーフワードでもない場合、2 つの整列されたハーフワードは整列されたポスト PAM ワード内で交換されます。

たとえば、バイト 7、バイト 6、バイト 5、バイト 4 のワードは、バイト 6、バイト 7、バイト 4、-バイト 5 のワードになります。

GPDMA データ処理

バイトベースの順序変更、パック/アンパック、パディング/切り捨て、符号拡張、および左捨て/右捨て

SDW_LOG2 [1:0]	転送元データ	転送元データストリーム	SBX	DDW_LOG2 [1:0]	転送先データ	PAM [1:0]	DBX	DHX	転送元データストリーム			
01	ハーフワード	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀	x	00	バイト	00 (右捨て、左切り捨て)	x	x	B ₆ B ₅ B ₄ B ₃			
						01 (左捨て、右切り捨て)			B ₇ B ₆ B ₅ B ₄			
						1x (UNPACK)			B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀			
				01	ハーフワード	x	10	ワード	xx	0	x	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀
									00 (右捨て、ゼロビットパディング)	1	0	B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀
										0	0	00B ₆ B ₅ 00B ₄ B ₃
				10	ワード	x	10	ワード	01 (右捨て、符号ビット拡張)	1	0	00B ₆ B ₅ 00B ₄ B ₃
										0	1	B ₆ B ₅ 00B ₄ B ₃ 00
									1x (PACK)	0	0	SSB ₆ B ₅ SSB ₄ B ₃
										1	0	SSB ₆ B ₅ SSB ₄ B ₃
										0	1	B ₆ B ₅ SSB ₄ B ₃ SS
										1	1	B ₆ B ₅ SSB ₄ B ₃ SS



この表は、転送元データ幅が 16 ビットハーフワードの場合に、転送元から転送先の間で実行可能なデータ処理について示しています。

GPDMA データ処理

バイトベースの順序変更、パック/アンパック、パディング/切り捨て、符号拡張、および左捨て/右捨て

SDW_LOG2 [1:0]	転送元データ	転送元データストリーム	SBX	DDW_LOG2 [1:0]	転送先データ	PAM [1:0]	DBX	DHX	転送元データストリーム		
10	ワード	B ₁₅ B ₁₄ B ₁₃ B ₁₂ B ₁₁ B ₁₀ B ₉ B ₈ B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀	0	00	バイト	00 (右捨て、左切り捨て)	x		B ₁₂ B ₉ B ₆ B ₃		
						01 (左捨て、右切り捨て)			B ₁₅ B ₁₁ B ₇ B ₃		
						10 (UNPACK)			B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀		
				01	ハーフワード	00 (右捨て、左切り捨て)	0	x	B ₆ B ₄ B ₂		
						01 (左捨て、右切り捨て)	1		B ₆ B ₅ B ₁		
						1x (UNPACK)	0		B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀		
			10	ワード	xx	0	0	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀			
						1		B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀			
						1		B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀			
			1			00	バイト	00 (右捨て、左切り捨て)	x		B ₁₂ B ₉ B ₆ B ₃
								01 (左捨て、右切り捨て)			B ₁₅ B ₁₁ B ₇ B ₃
								1x (UNPACK)			B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀
01	ハーフワード	00 (右捨て、左切り捨て)				0	x	B ₆ B ₄ B ₂			
		01 (左捨て、右切り捨て)				1		B ₆ B ₅ B ₁			
		1x (UNPACK)				0		B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀			
10	ワード	xx	0	0	B ₇ B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀						
			1		B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀						
			1		B ₆ B ₅ B ₄ B ₃ B ₂ B ₁ B ₀						



この表は、転送元データ幅が 32 ビットワードの場合に、転送元から転送先の間で実行可能なデータ処理について示しています。SBX が 1 であり、転送元データ幅がワードの場合、各転送元データワードの中央にある未整列のハーフワードの 2 バイトが交換されます。

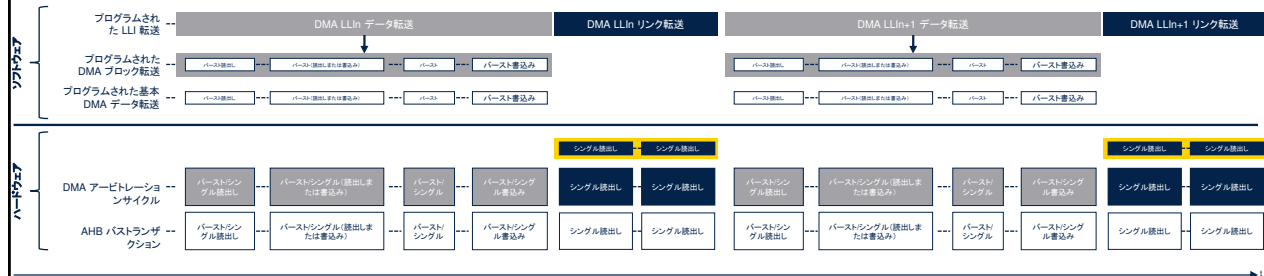
たとえば、バイト 7-6-5-4 は、バイト 7-5-6-4 になります。

転送先データ幅が転送元データ幅より大きい場合、ポスト SBX 転送元データを右捨てして 0 でパディングするか、転送先データ幅まで符号拡張するか、FIFO キューに入れて転送先データ幅までパックします。

転送先のデータ幅が転送元のデータ幅より小さい場合、ポスト SBX データを右捨てして転送先のデータ幅に合わせて左に切り捨てるか、FIFO キューに入れてアンパックし、転送先データ幅に合わせて転送します。

GPDMA 転送

ハードウェアビューとソフトウェアビュー



このタイミング図は、チャンネルのソフトウェア設定と AHB マスタポートで生成されるランザクションの関係を示しています。

進行中の GPDMA 転送は、転送元および転送先のバースト転送を含むデータ転送、または次のリンクリストアイテムからのリンクリストレジスタファイルの内部更新のためのリンク転送である場合があります。

最初に LLI 番号 n、次に LLI 番号 n+1 の、2 つの連続したリンクリストアイテム (Linked-List Item) または LLI が表されます。

GPDMA は FIFO をサポートしているため、データ転送は、一連のバーストデータ読出しとそれに続くバーストデータ書き込みで構成されています。

以前のスライドで説明しているように、GPDMA は、バーストをシングルまたはより短い長さのバーストに変更して短くすることができます。

各バーストまたはシングルデータ転送では、1 つのアービトレイションサイクルと、AHB マスタポートを介した転送が必要です。

リンク転送はシングルデータ読出しで構成され、それぞれアービトレイションサイクルと AHB マスタポートでの転送が必要です。

Our technology starts with You

© STMicroelectronics - All rights reserved.
ST logo is a trademark or a registered trademark of STMicroelectronics International NV or its affiliates in the EU and/or other countries.
For additional information about ST trademarks, please refer to www.st.com/trademarks.
All other product or service names are the property of their respective owners.



このプレゼンテーション以外に、GPDMA および LPDMA に関する他のプレゼンテーションを参照できます。

- DMA の概要
- 自律 DMA と低消費電力モード
- DMA の 2 次元アドレス
- DMA のサーキュラバッファリングとダブルバッファリング
- DMA のレジスタファイル
- DMA のエラーレポート
- DMA のリンクリスト
- DMA の入出力 LLI 制御